

PAT-NO: JP410308467A  
DOCUMENT-IDENTIFIER: JP 10308467 A  
TITLE: UNIT PCB CARRIER FRAME FOR BALL GRID  
ARRAY SEMICONDUCTOR PACKAGE AND MANUFACTURE OF BALL GRID  
ARRAY SEMICONDUCTOR PACKAGE USING THE SAME

PUBN-DATE: November 17, 1998

INVENTOR-INFORMATION:

NAME

SHIM, IL KWON

HEO, YOUNG WOOK

ASSIGNEE-INFORMATION:

NAME

ANAM IND CO INC

COUNTRY

N/A

APPL-NO: JP08182799

APPL-DATE: June 24, 1996

INT-CL (IPC): H01L023/12

ABSTRACT:

PROBLEM TO BE SOLVED: To enable a package to be less warped even if it is subjected to a following process carried out at a high temperature, by a method wherein a die pad where a unit PCB is mounted is made to function as its heat sink.

SOLUTION: A unit PCB carrier frame 20 is composed of a frame 25, die pads 21, and tie bars 22, where the die pads 21 are made to function as the heat

sink of a finished package. Each die pad 21 where a unit, PCB 13 is mounted is surrounded with long slots 23 corresponding to the shape of the unit PCB 13.

By this setup, the unit PCB carrier frame can be prevented from being bent by a thermal stress in a package assembly process which is carried out at high temperatures.

COPYRIGHT: (C)1998, JPO

L Number	Hits	Search Text	DB	Time stamp
1	319610	(crosspiece bar i t rod crossing) with (substrate carrier board pcb cb pb)	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2004/04/27 22:08
2	30844	(semiconductor chip die ic (integrated adj circuit)) same ((crosspiece bar i t rod crossing) with (substrate carrier board pcb cb pb))	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2004/04/27 22:09
3	5416	(slot slit gap opening via) same ((semiconductor chip die ic (integrated adj circuit)) same ((crosspiece bar i t rod crossing) with (substrate carrier board pcb cb pb)))	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2004/04/27 22:09
4	641	(package packaging packaged) same ((slot slit gap opening via) same ((semiconductor chip die ic (integrated adj circuit)) same ((crosspiece bar i t rod crossing) with (substrate carrier board pcb cb pb))))	USPAT; US-PGPUB; EPO; JPO; DERWENT; IBM_TDB	2004/04/27 22:10

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-308467

(43) 公開日 平成10年(1998)11月17日

(51) IntCl<sup>6</sup>

H01L 23/12

識別記号

F I

H01L 23/12

L

審査請求 有 請求項の数11 FD (全6頁)

(21) 出願番号 特願平8-182799

(22) 出願日 平成8年(1996)6月24日

(31) 優先権主張番号 1995P41846

(32) 優先日 1995年11月17日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 595173374

アナムインダストリアル株式会社

大韓民国ソウル特別市ソントン区ソンス  
トンニカ280-8

(72) 発明者 シム イル クォン

大韓民国 ソウル特別市 ノウォンク ウ  
オルゲドン 436 ドンシンアパート 3  
-1108

(72) 発明者 ホ ヨン ウク

大韓民国 キョンキド ソンナムシ プン  
ダング スウネドン 55 ロッテアパート  
132-1504

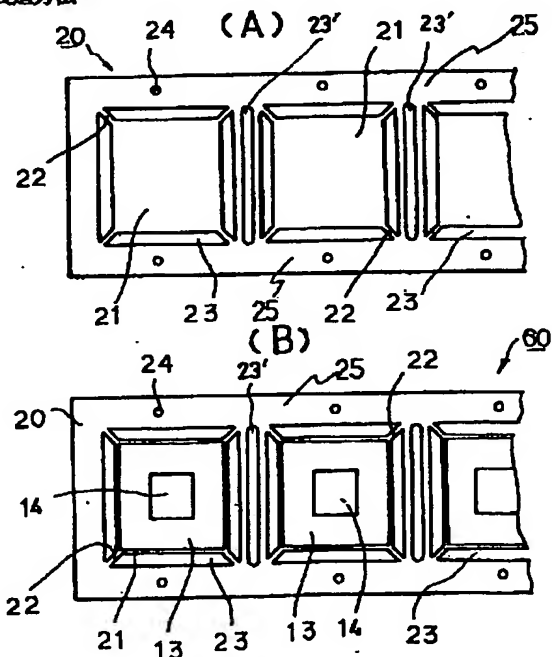
(74) 復代理人 弁理士 斎藤 栄一 (外1名)

(54) 【発明の名称】 ボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム及びこれを用いるボールグリッドアレイ半導体パッケージの製造方法

(57) 【要約】

【課題】 高温の組立工程を経て作業を進行しても製品の曲がり発生を最少化し、PCBパネルからできるだけ多くの良品のユニットPCBを作って使用し得るようにして製品の歩留まりを向上する。

【解決手段】 ストリップ又はリール形態のフレーム25に長いスロット23により囲われて形成される複数のダイパッド21を有し、ヒートシンクとして機能する各々のダイパッド上にユニットPCB13をそれぞれ付着する。



## 【特許請求の範囲】

【請求項1】 熱伝導性材料からなるフレームと、該フレームに穿設された長いスロットと、該長いスロットに囲われて形成されるダイパッドと、前記長いスロットに隣接して前記ダイパッドとその周囲のフレームとを連結支持するタイバーとから構成され、前記ダイパッドがこの上に接着されるユニットPCBのヒートシンクとして機能することを特徴とするボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項2】 隣り合う一対のダイパッドの間に前記長いスロットが一対配置されており、この一対の長いスロットの間に第2のスロットが穿設されていることを特徴とする請求項1に記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項3】 前記フレームが銅、銅合金、アルミニウム及びステンレスでなる群から選択される何れか一つの金属材料で形成されることを特徴とする請求項1又は2に記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項4】 前記ダイパッドの大きさがこの上に接着されるユニットPCBの大ききの±2mm以内に形成されることを特徴とする請求項1、2又は3に記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項5】 前記ダイパッドが銅または銅合金で形成され、このダイパッド上にCu<sub>2</sub>OまたはCuOの薄膜を形成させてユニットPCBとの接着強度を増大させたことを特徴とする請求項1、2又は4に記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項6】 前記ダイパッドがアルミニウムで形成され、このダイパッド上に酸化皮膜処理による薄膜を形成させたことを特徴とする請求項1、2又は4に記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項7】 前記ダイパッドの底面がニッケル又はソルグ鍍金されて表面保護処理されたことを特徴とする請求項1乃至5のいずれか一つに記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項8】 前記フレームがストリップ又はフープ状に形成されることを特徴とする請求項1乃至7のいずれか一つに記載のボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム。

【請求項9】 PCBパネル上に所定のパターン及びキャビティを形成する段階と、パターンが形成されたPCBパネルを複数のユニットPCBに切断する段階と、ユニットPCBフレームに長いスロットで囲われて形成

され、且つ、細いタイバーで周囲のフレームと連結された複数のダイパッドの各々に、前記ユニットPCBと前記キャビティに配置した半導体チップとを接着する段階と、

その後の半導体パッケージの組立工程完了後、前記タイバーを切断する段階とを包含することを特徴とするユニットPCBキャリアフレームを用いるボールグリッドアレイ半導体パッケージの製造方法。

【請求項10】 PCBパネルをユニットPCBに切断する段階で、ユニットPCB上の半導体チップが実装される部分に一つのキャビティが包含されるように切断することを特徴とする請求項9記載のユニットPCBキャリアフレームを用いるボールグリッドアレイ半導体パッケージの製造方法。

【請求項11】 ダイパッド上にユニットPCBを接着する段階で、接着がエポキシ系又はポリイミド系の接着フィルムを用いた高温、高圧のプレスによる接着であることを特徴とする請求項9または10記載のユニットPCBキャリアフレームを用いるボールグリッドアレイ半導体パッケージの製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はヒートシンク付着型ボールグリッドアレイ(Ball Grid Array: BGA)半導体パッケージの製作時に使用されるユニットPCB(Printed Circuit Board)キャリアフレームに関するもので、より詳しくはストリップ又はフープ状のフレームに長いスロットにより囲われて形成された複数のダイパッド上にユニットPCBを搭載して組立工程を遂行し、ダイパッドがヒートシンクとして使用されるボールグリッドアレイ半導体パッケージ用ユニットPCBキャリアフレーム及びそれを用いたボールグリッドアレイ半導体パッケージの製造方法に関するものである。

【0002】

【従来の技術】典型的なヒートシンク付着型ボールグリッドアレイ半導体パッケージ1は、図3に示すように、半導体チップ40が実装されるPCB10の部分にキャビティ14が形成されており、PCB10の底面にはヒートシンク30が付着され、PCB10に形成されたキャビティ14内の露出されたヒートシンク30の上面には直接半導体チップ40が付着され、半導体チップ40に形成されたボンドパッド(図示せず)とPCB10の上面に形成された配線パターンの端子は電気的導電性のボンドワイヤー43により電気的に接続され、半導体チップ40とボンドワイヤー43等を外部環境から保護し半導体チップ40とPCB10間の比較的大きい熱膨張係数差に起因する応力及び変形力を緩和させるためにエポキシ樹脂等のような封止剤45がキャビティ14を含んだ周辺領域上にモールドイングされ、PCB10の封

されたPCBパネル11をパッケージに使用される所定の大きさに切断してユニットPCB13を形成する。各々のユニットPCB13には半導体チップ40(図3参照)を実装するためのキャビティ14が、この実施形態では、一つずつ形成したが、キャビティ14を二つ以上としてもよい。

【0012】図2(A)は本発明のユニットPCBキャリアフレーム20の平面図で、フレーム25、複数のダイパッド21及びタイバー22で構成され、ダイパッド21は完成されたパッケージ1におけるヒートシンクとして機能する。本発明のユニットPCBキャリアフレーム20に形成された複数のダイパッド21は、ユニットPCB13が搭載される部分で、ユニットPCB13の形状に対応させて長いスロット23が周囲を囲むことによって形成される。このスロット23の形状及び位置は、この実施の形態に限定されず、多様に変換できるが、図2(A)では同一形状及び大きさの四つのスロット23によって一つのダイパッド21を形成した一例を示し、ダイパッド21、21の間の一対のスロット23間にはスロット23に平行に第2のスロット23'が形成される。各ダイパッド21に隣接してタイバー22があつてこれによりダイパッド21がフレーム25に連結支持される。タイバー22の形状及び形成位置はこの実施の形態に限定されるものではなく、パッケージの組立工程完了後にフレームから容易にダイパッド21の部分が切断できればその形状及び位置は任意である。

【0013】本発明のユニットPCBキャリアフレーム20において、ダイパッド21の周囲を囲むスロット23と第2のスロット23'とは高温下のパッケージ組立工程下でユニットPCBキャリアフレーム20が熱応力により湾曲されることを防止する役割をする。ストリップ状あるいはリールに巻かれるフープ状のフレーム25には、本発明のユニットPCBキャリアフレーム20を移送したり正確な位置にセッティングする等の用途に使用される所定間隔の複数の孔24が形成してある。

【0014】本発明のユニットPCBキャリアフレーム20の素材としては、熱伝導性に優れた銅、銅合金、アルミニウム又はステンレス等の金属材料が好ましい。ストリップ又はリール形態のパッケージの組立完成後、タイバー22を切断して完成される各ボールグリッドアレイ半導体パッケージ1(図3参照)でダイパッド21がヒートシンク30の役割をする。

【0015】本発明のユニットPCBキャリアフレーム20に形成された複数のダイパッド21の各々にユニットPCB13を接着して搭載時の接着強度を高めるために、ダイパッド21がアルミニウムである場合は酸化皮膜処理(Anodizing)して $Al_2O_3$ のような薄膜を被せるか、又は銅合金材である場合は $Cu_2O$ 、 $CuO$ 等のような酸化物による薄膜を形成させることが好ましい。

【0016】又、ダイパッド21の底面には表面保護及び腐蝕防止のためニッケル又は溶ダ鍍金処理することが好ましい。本発明のユニットPCBキャリアフレーム20に形成されるダイパッド21の大きさは接着されるユニットPCB13の大きさの±2mm以内の寸法に形成することが工程処理上好ましい。

【0017】図2(B)は、本発明のユニットPCBキャリアフレーム20上に複数のユニットPCB13を搭載した状態を示す平面図である。図2(B)においては、銀充填エポキシ樹脂等の熱伝導性のよいエポキシ系、ポリイミド系の樹脂類の接着剤又は接着フィルム等を用いて、複数のダイパッド21の各々にユニットPCB13を搭載し、更に、そのキャビティ14の中央に、図3に示した半導体チップ40を配置して、150℃以上の高温でエポキシ樹脂類を硬化させて、これらを接着する。接着フィルムを用いる場合は、高温、高圧のプレスにより接着する。

【0018】接着剤の硬化後、Auワイヤー43を用いて半導体チップ40上のボンドパッド(図示せず)からPCB10(ユニットPCB20)上のリードフィンガー(図示せず)を互いに連結、接続し、液状の封止用樹脂を用いてキャビティ14を包含した周辺領域を封止し(45)、高温で硬化する。次いで、溶ダボール50の溶着を容易にするため、樹脂系のフラックス又は水溶性のフラックスを溶ダボール50の溶着部分に塗布した後、溶ダボール50を置き、220℃以上の高温に維持された炉内を通過させて溶着させる(図3参照)。その後、半水溶性又は水溶性洗剤等を用いてパッケージ製品に残留するフラックス等をすっかり除去する。

【0019】以上の半導体パッケージの組立工程は、キャリアフレーム20をその長手方向に順次送りながら連続的に進めて行われる。ユニットPCBキャリアフレーム20上で半導体パッケージを組み立てた後、その先の作業ステーションにおいてダイバーを切断して半導体パッケージ1とフレーム25とを分離する。

【0020】ユニットPCB13が複数のダイパッド21の各々に接着された本発明のユニットPCBキャリアフレーム20は、ボールグリッドアレイ半導体パッケージ1を製造する従来の組立工程にそのまま適用できるとともに、従来の生産設備をそのまま利用することができるので、製造原価を節減し得る利点がある。又、半導体パッケージの組立工程時、ユニットPCB13が本発明のキャリアフレーム20に搭載される部分はダイパッド21のみに限定されるので、互に異なる材質のユニットPCB13とヒートシンク30(即ち、本発明のユニットPCBキャリアフレーム20のダイパッド21)を接着して使用しても、熱膨張の差により湾曲される程度が非常に少なく、高温で処理される後続工程を経由しても溶着溶ダボール50先端面を同一平面上に正確に維持することができる。

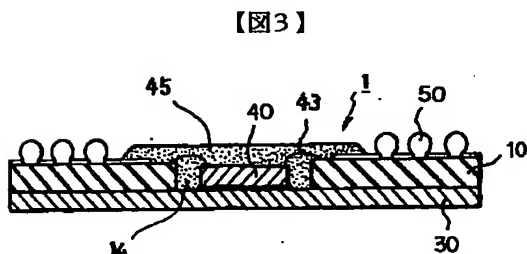
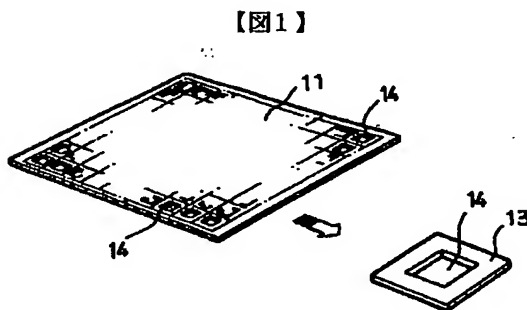
【0021】ストリップ又はフープ状のPCBキャリアフレーム20上で順次連続的に組立てられ、完成されたボールグリッドアレイ半導体パッケージ1は、タイバー22を切断することにより、フレーム25から切り離されて、個々の独立したボールグリッドアレイ半導体パッケージとなる。本発明のユニットPCBキャリアフレーム20は、既存の半導体パッケージ製造設備及び工程をそのまま適用し得るように、既存のリードフレームに類似した形態のストリップ形態に構成されることが好ましいが、連続工程処理を遂行し得るようにフープ形態に構成することも好ましい。

【0022】

【発明の効果】以上、詳細に説明したように、本発明によるユニットPCBキャリアフレーム20を用いてヒートシンク付着型ボールグリッドアレイ半導体パッケージ1を製造すると、熱伝達が良好なユニットPCBキャリアフレーム20に形成された複数のダイパッド21の各々にユニットPCB13を接着させるので、高温で処理される後続工程を経由してもパッケージの湾曲発生が非常に少なくなる。又、PCBパネル11から多くのユニ

【図面の簡単な説明】

【図1】本発明によるユニットPCBの製作説明図である。



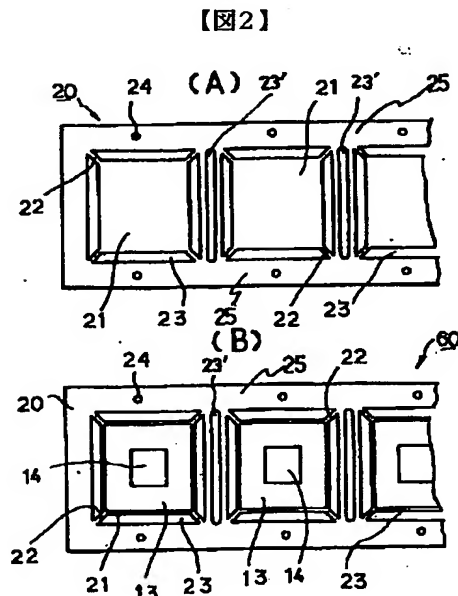
【図2】(A)は、本発明のユニットPCBキャリアフレームの平面図、(B)は、複数のユニットPCBが搭載された状態の本発明のユニットPCBキャリアフレームの平面図である。

【図3】一般的なヒートシンク付着型ボールグリッドアレイ半導体パッケージの断面図である。

【図4】従来のヒートシンク付着PCBストリップの製作説明図である。

【符号の説明】

- |    |                             |
|----|-----------------------------|
| 1  | ヒートシンク付着型ボールグリッドアレイ半導体パッケージ |
| 10 | PCB                         |
| 11 | PCBパネル                      |
| 13 | ユニットPCB                     |
| 14 | キャビティ                       |
| 20 | ユニットPCBキャリアフレーム             |
| 21 | ダイパッド                       |
| 22 | タイバー                        |
| 23 | スロット                        |
| 24 | 孔                           |
| 25 | フレーム                        |
| 30 | ヒートシンク                      |
| 40 | 半導体チップ                      |
| 50 | 溶ダボール                       |
| 60 | ユニットPCB搭載キャリアフレーム           |



(6)

特開平10-308467

【図4】

